



(19)

(11) Publication number: 62189750 A

Generated Document.

PATENT ABSTRACTS OF JAPAN

(21) Application number: 61032312

(51) Intl. Cl.: H01L 27/15 H01L 33/00 H01S 3/18

(22) Application date: 17.02.86

(30) Priority:

(43) Date of application publication: 19.08.87

(84) Designated contracting states:

(71)

Applicant: MATSUSHITA ELECTRIC IND CO LTD

(72) Inventor: MORI YOSHIHIRO
OGURA MOTOTSUGU
SHIBATA ATSUSHI

(74)

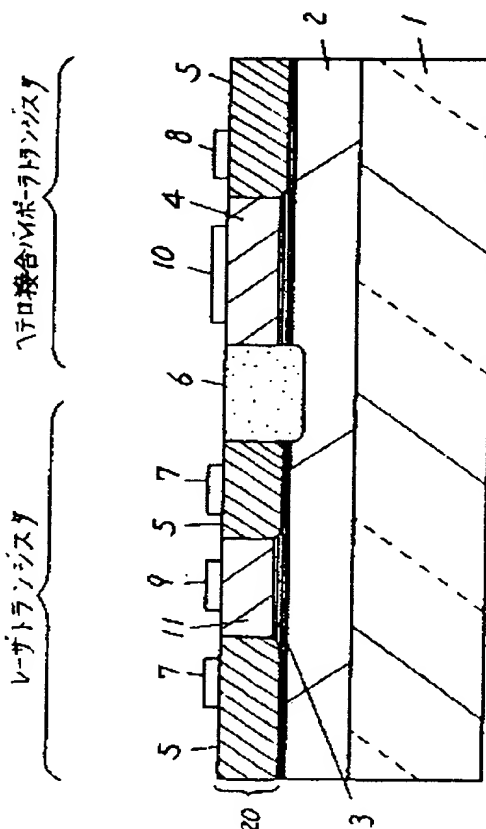
Representative:

(54) SEMICONDUCTOR LIGHT EMITTING DEVICE

(57) Abstract:

PURPOSE: To obtain a construction adapted for improving a yield and reducing a cost and high speed operation of a semiconductor light emitting device by forming one or more semiconductor light emitting elements having larger band gaps of second and third semiconductor layers than a first semiconductor layer and one or more bipolar transistor or a field effect transistor on the same semiconductor substrate.

CONSTITUTION: An N-type InPd layer 2, a P-type multiplex quantum well layer 3, and an N-type InP layer 20 are sequentially epitaxially grown on a semi-insulating InP substrate 1. The layer 3 is formed of a structure that weakly P-type doped InP and InGaAsP thin films are laminated. Thereafter, a Zn-diffused layer 5 is formed, an insulating layer 6 for separating between elements are formed, and electrodes of the layers are formed to complete the process. Thus, a collector layer of a laser transistor is 11, and the emitter layer of a hetero junction bipolar transistor is 4, and they are formed of N-type InP layers 20. The latter can reversely operate as a transistor but since it has a wide emitter structure, it can obtain a sufficient current amplification factor.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-189750

⑪ Int. Cl.

H 01 L 27/15
33/00
H 01 S 3/18

識別記号

庁内整理番号

6819-5F
A-6819-5F
7377-5F

⑬ 公開 昭和62年(1987)8月19日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体発光装置

⑮ 特 願 昭61-32312

⑯ 出 願 昭61(1986)2月17日

⑰ 発 明 者	森 弘	門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	小 倉 基 次	門真市大字門真1006番地	松下電器産業株式会社内
⑲ 発 明 者	柴 田 淳	門真市大字門真1006番地	松下電器産業株式会社内
⑳ 出 願 人	松下電器産業株式会社	門真市大字門真1006番地	
㉑ 代 理 人	弁理士 中尾 敏男	外1名	

明 細 書

1. 発明の名称

半導体発光装置

2. 特許請求の範囲

- (1) 第1導電型の第1の半導体層と、前記第1の半導体層の2つの主面に隣接する第2導電型の第2、第3の半導体層とを持ち、前記第2、第3の半導体層のバンドギャップが前記第1の半導体層より大きい半導体発光素子と少なくとも1つ以上のバイポーラトランジスタあるいは電界効果トランジスタを同一半導体基体上に形成することを特徴とする半導体発光装置。
- (2) 第1、第2及び第3の半導体層がそれぞれベース、コレクタ、エミッタであることを特徴とする特許請求の範囲第1項記載の半導体発光装置。
- (3) バイポーラトランジスタがヘテロ接合バイポーラトランジスタであることを特徴とする特許請求の範囲第1又は第2項記載の半導体発光装置。
- (4) バイポーラトランジスタのベース、エミッタ、コレクタとして、それぞれ前記第1、第2及び第

3の半導体層と同じエピタキシャル層を使用することを特徴とする特許請求の範囲第1、第2又は第3項記載の半導体発光装置。

(5) バイポーラトランジスタあるいは電界効果トランジスタのうち少なくともひとつが第3の半導体層への定電流源であることを特徴とする特許請求の範囲第1、第2、第3又は第4項記載の半導体発光装置。

3. 発明の詳細な説明

産業上の利用分野

本発明はレーザトランジスタあるいは発光トランジスタを持つ光電子集積回路に関する。

従来の技術

レーザトランジスタは例えば第12回インターナショナル・コンファレンス・オン・ガリウム・アセナイド・アンド・リレーテッド・コンパウンド(種井沢、日本、1985年)の巻-2で報告されたように従来の半導体レーザにはない新しい方式を用いて光出力を大信号変調できる。第3図は、この新しい方式を用いるときの回路図であ

る。従来、この回路を組むためには単体のレーザトランジスタに対し個別の定電流源と信号源を接続していた。これにより、エミッタから定常的に電子が注入される。また、コレクタに印加される信号により、コレクタに吸い出される電子の量が制御され光出力が変動される。

発明が解決しようとする問題点

しかしこの方法では特に1 GHz以上の高周波領域においては、定電流と信号の分離が難しくなっていた。これは、素子と電源等の配線のためのケーブル間の電磁誘導に依るところが大きく、特に大電力の信号を印加したときに顕著であった。

問題点を解決するための手段

上記の問題点を解決するためには配線の容量やインダクタンスを減らすことが重要である。本発明は、このために第1導電型の第1の半導体層と、前記第1の半導体層の2つの主面に隣接する第2導電型の第2、第3の半導体層とを持ち、前記第2、第3の半導体層のバンドギャップが前記第1の半導体層より大きい半導体発光素子と少なくと

も1つ以上のバイポーラトランジスタあるいは電界効果トランジスタを同一半導体基体上に形成することを特徴とするものである。特に本発明は、少なくともレーザトランジスタと、エミッタの定電流源としてのヘテロ接合バイポーラトランジスタの2素子を集積し、多重量子井戸をレーザトランジスタのベース層且つ同時に、ヘテロ接合バイポーラトランジスタのベース層として用いた時、Zn 拡散を両素子のグラフトベース層形成と、レーザトランジスタの光とじこめ層形成に用いることで、従来例よりも配線の容量やインダクタンスを低減し、且つ、従来の埋込み型素子よりも平易な製作手段を提供するものである。

作 用

本発明によれば、プレーナ型の化合物半導体集積回路が容易に作成でき、歩留りの向上、工数の低減等に有効である。また特に、ベース層に多重量子井戸構造を用いた場合不純物拡散により弱い屈折率変化を形成できるので、単一横モード条件を満たす活性導波路が形成しやすい。これらのこ

とより、レーザトランジスタとモノリシックに集積されたヘテロ接合バイポーラトランジスタからなる光電子集積回路が実現され、高速動作が容易となる。

実 施 例

第1図は本発明に基づく一実施例である。レーザトランジスタとヘテロ接合バイポーラトランジスタを一体化した集積回路の断面図を示す。半絶縁性InP基板1の上に順次n型InP層2、p⁻型多重量子井戸層3、n型InP層20を順次エピタキシャル成長する。p⁻型多重量子井戸層3は、特にp型にドーパされたInPとInGaAsPの薄膜が積層された構造より成り、各層の層厚は例えば100Åである。積層される層数は例えば20対である。なお、p⁻型多重量子井戸層3はp⁻型InGaAsP層で置き換えてもよい。

この後、Zn 拡散を行ない、Zn 拡散層6を形成する。これは、レーザトランジスタ、ヘテロ接合バイポーラトランジスタのベース層に正孔を供給するための層として使用される。次に、素子間

分離のためプロトン打ち込みにより絶縁層8を形成する。最後に、各層の電極を形成してプロセスを完了する。レーザトランジスタの共振器には素子分離時のへき開面を利用する。

この光電子集積回路の等価回路は第2図のようになる。ヘテロ接合バイポーラトランジスタはレーザトランジスタのエミッタに接続された定電流源として動作する。すなわち、第1図において、n型InP層2はレーザトランジスタのエミッタ且つ、ヘテロ接合バイポーラトランジスタのコレクタとしての機能を持つ。したがって、レーザトランジスタのコレクタ層は11、ヘテロ接合バイポーラトランジスタのエミッタ層は4となり、これらはn型InP層20から構成される。従者は逆トランジスタ動作をすることになるが、ワイドエミッタ構造を持つため、十分な電流増幅率を確保できる。

この構造で特徴的なのは、n型InP層2から電極を引き出す必要がないことである。

また、ベース層に多重量子井戸層を用いた場合

Zn 拡散によりこの層の屈折率はn型 InP コレクタ層 11 の直下部分で高くなるため、光はこの部分にとじこめられる。また屈折率差が小さいため単一横モード条件を満たしやすい。

この光電子集積回路を電氣的にバイアスし $3u/Sa$ 電極 9 に変調信号を印加すれば、第3図に示す回路が形成され、レーザー光の大信号変調が高速で行なえる。

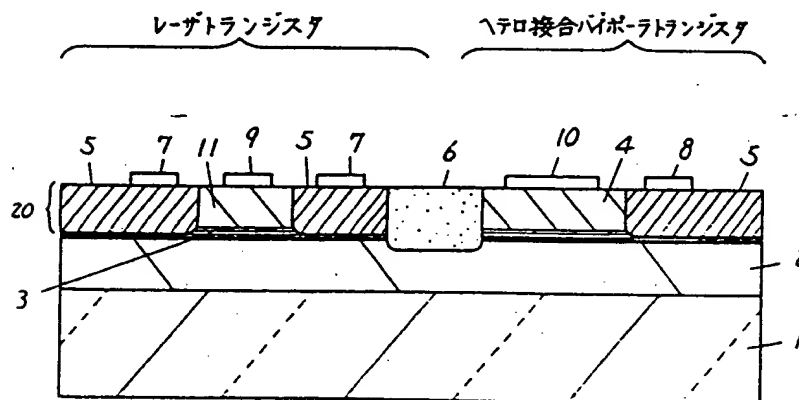
発明の効果

本発明によれば、プレーナ型で且つ全電極を上面から取り出せる光電子集積回路が容易に形成されるので、歩留りの向上、コストの低減がはかれると共に、従来の個別素子の組合せに比して容量が低減できるため、高速動作に適した構成が実現できる。

4. 図面の簡単な説明

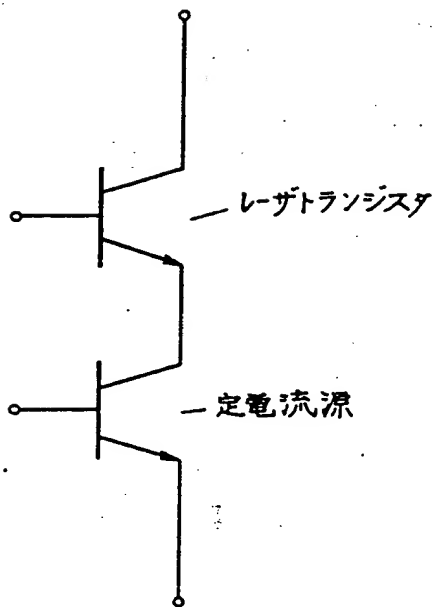
第1図は本発明の一実施例の光電子集積回路の断面図、第2図は第1図の実施例の等価回路図、第3図はレーザートランジスタの新変調方式時の回路の構成を示す図である。

第 1 図



- 1 半絶縁性 InP 基板
- 2 n 型 InP 層
- 3 p 型 MQW 層
- 4 n 型 InP エミッタ層
- 5 Zn 拡散層
- 6 絶縁層
- 7 An/Zn 電極
- 8 An/Zn 電極
- 9 An/Sn 電極
- 10 An/Sn 電極
- 11 n 型 InP コレクタ層

第 2 図



第 3 図

